

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-133177

(43)Date of publication of application : 09.05.2003

(51)Int.Cl.

H01G 9/004

H01G 9/00

H01G 9/08

(21)Application number : 2002-009611

(71)Applicant : SANYO ELECTRIC CO LTD
SANYO ELECTRONIC
COMPONENTS CO LTD

(22)Date of filing : 18.01.2002

(72)Inventor : ISHIDA HIDEKI
KOJIMA YOICHI
FURUSAWA ATSUSHI
KISHIMOTO YASUHIRO
KATO CHIHIRO
TAKEDA YASUSHI

(30)Priority

Priority number : 2001246946

Priority date : 16.08.2001

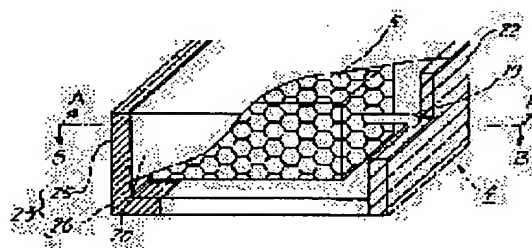
Priority country : JP

(54) SOLID ELECTROLYTIC CAPACITOR AND MANUFACTURING METHOD THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the values of ESR and ESL of the whole of capacitor.

SOLUTION: A method for manufacturing the solid electrolytic capacitor includes a process, in which a piece of anode 22 and piece of cathode 23 are located opposite each other and a case 2 for connecting lower end portions of the pieces of electrodes 22, 23 to a connecting piece 24 is placed, a process in which a capacitor element 5 is located between both pieces of electrodes 22, 23, both the pieces of electrodes 22, 23 and the capacitor 5 being connected each other, and a synthetic resin is applied between the pieces of electrodes 22, 23, and a process, in which the piece of anode 22 and piece of cathode 23 are electrically separated, by polishing or cutting the connecting piece 24 and parts of the piece of anode 22 and piece of cathode 23 facing against a circuit board 3 is exposed.



LEGAL STATUS

[Date of request for examination]

06.01.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than

BEST AVAILABLE COPY

the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号
特開2003-133177
(P2003-133177A)

(43) 公開日 平成15年 5 月 9 日 (2003. 5. 9)

(51)Int.Cl. ⁷	識別記号	F I	テ-マ-コード*(参考)	
H 0 1 G	9/004	H 0 1 G	9/08	C
	9/00		9/05	C
	9/08		9/24	C

審査請求 未請求 請求項の数 6 O L (全 7 頁)

(21) 出願番号 特願2002-9611(P2002-9611)
(22) 出願日 平成14年 1 月18日 (2002. 1. 18)
(31) 優先権主張番号 特願2001-246946(P2001-246946)
(32) 優先日 平成13年 8 月16日 (2001. 8. 16)
(33) 優先権主張国 日本 (J P)

(71) 出願人 000001889
三洋電機株式会社
大阪府守口市京阪本通 2 丁目 5 番 5 号
(71) 出願人 397016703
三洋電子部品株式会社
大阪府大東市三洋町 1 番 1 号
(72) 発明者 石田 秀樹
大阪府大東市三洋町 1 番 1 号 三洋電子部
品株式会社内
(74) 代理人 100111383
弁理士 芝野 正雅

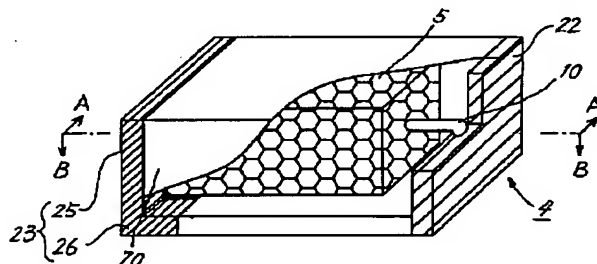
最終頁に続く

(54) 【発明の名称】 固体電解コンデンサ及びその製造方法

(57) 【要約】

【課題】 コンデンサ全体の E S R、E S L の値を小さくする。

【解決手段】 固体電解コンデンサ4は、陽極片22と陰極片23を対向配備し、両極片22、23の下端部を連結片24にて繋いだケース2を設ける工程と、両極片22、23間にコンデンサ素子5を配備して、両極片22、23とコンデンサ素子5を電氣的に接続し、両極片22、23間を合成樹脂70にて被覆する工程と、連結片24を研磨又は切削して、陽極片22と陰極片23を電氣的に分離するとともに、陽極片22と陰極片23の回路基板3との対向部分を露出させる工程とによって製造される。



【特許請求の範囲】

【請求項1】 陽極片(22)と陰極片(23)を対向配備し、両極片(22)(23)の下端部を連結片(24)にて繋いだケース(2)を設ける工程と、両極片(22)(23)間にコンデンサ素子(5)を配備して、両極片(22)(23)とコンデンサ素子(5)を電氣的に接続し、両極片(22)(23)間を合成樹脂(70)にて被覆する工程と、連結片(24)を研磨又は切削して、陽極片(22)と陰極片(23)を電氣的に分離するとともに、陽極片(22)と陰極片(23)の回路基板(3)との対向部分を露出させる工程とを具えた固体電解コンデンサの製造方法。

【請求項2】 コンデンサ素子(5)は、両極片(22)(23)間にて上下に複数配備された請求項1に記載の固体電解コンデンサの製造方法。

【請求項3】 コンデンサ素子(5)は陽極リード(10)を具え、陽極リード(10)と陽極片(22)を接続する際に、陽極リード(10)の先端部を平らに変形させる請求項1又は2に記載の固体電解コンデンサの製造方法。

【請求項4】 陽極リード(10)が接続された陽極体(1)表面に誘電体酸化被膜(11)、陰極層(12)が順次形成されたコンデンサ素子(5)を、対向配備した陽極片(22)と陰極片(23)上に載置接続し、両極片(22)(23)間を合成樹脂(70)にて被覆した固体電解コンデンサであって、少なくとも陽極リード(10)に近接するコンデンサ素子(5)の陰極層(12)部分が陰極片(23)に接続されていることを特徴とする固体電解コンデンサ。

【請求項5】 陽極リード(10)が接続された陽極体(1)表面に誘電体酸化被膜(11)、陰極層(12)が順次形成されたコンデンサ素子(5)を、対向配備した陽極片(22)と陰極片(23)上に載置接続し、両極片(22)(23)間を合成樹脂(70)にて被覆した固体電解コンデンサであって、陰極片(23)をコンデンサ素子(5)の陰極層(12)幅に亘って延在させたことを特徴とする固体電解コンデンサ。

【請求項6】 陽極リード(10)が接続された陽極体(1)表面に誘電体酸化被膜(11)、陰極層(12)が順次形成されたコンデンサ素子(5)を、対向配備した陽極片(22)と陰極片(23)上に載置接続し、両極片(22)(23)間を合成樹脂(70)にて被覆した固体電解コンデンサであって、陽極片(22)と陰極片(23)の極間距離Wが2mm以下になるように両極片(22)(23)を配置したことを特徴とする固体電解コンデンサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、固体電解コンデンサの製造方法に関する。

【0002】

【従来の技術】図16は、従来のチップ型固体電解コンデンサの断面図である(特開平8-148392号参照)。

【0003】固体電解コンデンサは、図16に示すよう

に、コンデンサ素子(5)を合成樹脂、具体的にはエポキシ樹脂等の熱硬化性樹脂からなるハウジング(7)にて被覆して構成され、コンデンサ素子(5)に電氣的に接続した2本のリードフレーム(9)(90)がハウジング(7)の両側から外向きに突出している。リードフレーム(9)(90)は、鉄とニッケルを主成分とした合金から構成される。

【0004】コンデンサ素子(5)は、以下のように形成される。まず、弁金属の焼結体である陽極体(1)に陽極リード(10)を結合又は接着させ、該陽極体(1)に誘電体酸化被膜(11)を形成し、誘電体酸化被膜(11)上にMnO₂(二酸化マンガン)、導電体有機化合物の固体導電性材料からなる陰極層(12)を形成する。ここで、弁金属とは、電解酸化処理により極めて緻密で耐久性を有する誘電体酸化被膜が形成される金属を指し、Al、Ta(タンタル)の他に、Ti(チタン)、Nb(ニオブ)等が該当する。また、導電体有機化合物には、ポリピロール、ポリチオフェン、ポリアニリン、ポリフラン等の導電性高分子、TCNQ(7、7、8、8-テトラシアノキノジメタン)錯塩、無機半導体などが挙げられる。

【0005】陰極層(12)にカーボン層(6)を形成し、該カーボン層(6)上に銀ペースト層(60)を形成することにより、コンデンサ素子(5)を設ける。

【0006】次に、陽極リード(10)に一方のリードフレーム(9)を抵抗溶接等によって取り付け、前記銀ペースト層(60)に他方のリードフレーム(90)を銀接着剤によって取り付ける。

【0007】更に、コンデンサ素子(5)の周囲をハウジング(7)にて被覆し、リードフレーム(9)(90)をハウジング(7)に沿って曲げる。リードフレーム(9)(90)に通電して、エージングを行ない、コンデンサ(4)が完成する。ハウジング(7)の下面に接するリードフレーム(9)(90)が回路基板(3)に半田付けされて用いられる。

【0008】

【発明が解決しようとする課題】従来の固体電解コンデンサは、リードフレーム(9)(90)がハウジング(7)の周囲に巻き付き、リードフレーム(9)(90)の根元から回路基板に接するまでの距離が長い。即ち、リードフレーム(9)(90)の抵抗成分、インダクタンス成分が大きくなり、コンデンサ全体のESR(等価直列抵抗)及びESL(インダクタンス成分)が大きくなる。

【0009】近年、スレッドチップ型の固体電解コンデンサを、電圧降下による変動を小さくしてLSIを保護するデカップリングコンデンサとして用いることがあるが、コンデンサ全体のESR及びESLが大きいと、以下の不都合がある。

【0010】図17は、固体電解コンデンサ(4)を、デカップリングコンデンサとして用いた回路のブロック図である。電源(80)とLSI(8)を電路(81)にて繋ぎ、該電路(81)とアース間に、固体電解コンデンサ(4)を配備する。LSI(8)が使用される機器の高速処理に伴っ

て、LSI(8)の動作周波数であるクロックも高速になっている。LSI(8)を高速化すると、消費電力が増えるから、消費電力を抑え、発熱を最小にすべく、電源(80)の電圧 V_{cc} を下げ、低電圧駆動することが多い。然るに、低電圧駆動されるLSI(8)は、負荷の変動に影響を受けやすい。このため、負荷の変動により、LSI(8)に急激な電力消費が発生したときに、固体電解コンデンサ(4)からLSI(8)に電流を供給して、LSI(8)への給電電圧を安定に保っている。

【0011】ここで、固体電解コンデンサ(4)のESRの値をR、ESLの値をL、固体電解コンデンサ(4)からLSI(8)への給電電流をiとすれば、固体電解コンデンサ(4)の内部で、

$$V = R \times i + L \times di/dt$$

で示されるVだけ電圧降下が生じる。即ち、ESR、ESLが大きくなると、LSI(8)への給電電圧を十分に補償することはできない。例えば、図16に示す固体電解コンデンサ(4)において、長さ7.3mm、幅4.3mmのチップサイズの場合、出願人の製作したところでは、コンデンサ素子(5)からハウジング(7)の外形までの幅L1が約1.8mmあり、ESR、ESLが大きくなっていた。

【0012】本発明の目的は、コンデンサ素子から外部の回路基板に接続されるまでの長さを短くすることにより、コンデンサ全体のESR、ESLの値を小さくすることにある。

【0013】

【課題を解決する為の手段】本発明に係る固体電解コンデンサ(4)は、陽極片(22)と陰極片(23)を対向配備し、両極片(22)(23)の下端部を連結片(24)にて繋いだケース(2)を設ける工程と、両極片(22)(23)間にコンデンサ素子(5)を配備して、両極片(22)(23)とコンデンサ素子(5)を電氣的に接続し、両極片(22)(23)間を合成樹脂(70)にて被覆する工程と、連結片(24)を研磨又は切削して、陽極片(22)と陰極片(23)を電氣的に分離するとともに、陽極片(22)と陰極片(23)の回路基板(3)との対向部分を露出させる工程とによって製造される。

【0014】また、本発明に係る固体電解コンデンサ(4)は、陽極リード(10)が接続された陽極体(1)表面に誘電体酸化被膜(11)、陰極層(12)が順次形成されたコンデンサ素子(5)を、対向配備した陽極片(22)と陰極片(23)上に載置接続し、両極片(22)(23)間を合成樹脂(70)にて被覆した固体電解コンデンサであって、少なくとも陽極リード(10)に近接するコンデンサ素子(5)の陰極層(12)部分を陰極片(23)に接続する。

【0015】

【作用及び効果】上記工程にて製作された固体電解コンデンサは、両極片(22)(23)が直に回路基板(3)に接するから、従来のようにリードフレーム(9)をハウジング(7)に沿って曲げて設ける必要がなく、コンデンサ素子

(5)から回路基板(3)までの電路を短くできる。また、リードフレーム(9)を用いないから、コンデンサ素子(5)から回路基板(3)までの距離は、ケース(2)の厚みにまで短くなり、コンデンサ全体のESR、ESLの値を小さくできる。

【0016】また、上記構成による固体電解コンデンサは、陽極、陰極と外部の回路基板との電流経路間の距離が小さいため、ESLの値が更に小さくなる。

【0017】

【発明の実施の形態】(第1実施例)以下、本発明の一例を図を用いて詳述する。図1は、本例に係る固体電解コンデンサ(4)を一部破断した斜視図であり、図2は、図1の固体電解コンデンサをA-A線を含む面にて破断した側面断面図であり、図3は、図1の固体電解コンデンサをB-B線を含む面にて破断した平面断面図である。コンデンサ素子(5)は、図16に示す従来と同じものを用い、陽極体(1)をTa(タンタル)にて、陰極層(12)をポリピロールにて形成した。

【0018】固体電解コンデンサ(4)の両端部には、銅板から形成される陽極片(22)と陰極片(23)が夫々対向して設けられ、コンデンサ素子(5)は両極片(22)(23)間に配備される。コンデンサ素子(5)の上面は、合成樹脂(70)にて覆われている。陰極片(23)はコンデンサ素子(5)の側面に対向した縦板(25)と、コンデンサ素子(5)の下面に対向した横板(26)を一体に設け、陰極片(23)とコンデンサ素子(5)は、銀接着剤にて接続されている。コンデンサ素子(5)の陽極リード線(2)は、陽極片(22)に接続され、陰極片(23)と陽極片(22)の下面は、直接回路基板(3)に接する。陰極片(23)は横板(26)が回路基板(3)に接し、該横板(26)にてコンデンサ素子(5)を受ける。横板(26)と回路基板(3)との接触面積を大きく設けることにより、固体電解コンデンサ(4)を回路基板(3)にしっかりと半田付けできるとともに、接触抵抗を小さくできる。

【0019】(固体電解コンデンサの製造方法)固体電解コンデンサ(4)の製造方法を、以下に示す。図4は、陰極片(23)及び陽極片(22)となるべきケース(2)の斜視図である。ケース(2)は厚み0.5mmの銅板に銀メッキを施したものをを用いているが、銅板の代わりに、銅棒を鍛造加工して設けても、銅製の角棒を切削加工して設けてもよい。

【0020】ケース(2)は、陽極片(22)となるべき第1壁片(20)と、陰極片(23)の縦板(25)となるべき第2壁片(21)を対向して設け、両壁片(20)(21)の下端部は、壁片(20)(21)の長手方向に直交する方向に沿って厚板(27)と薄板(28)を連ねた連結片(24)にて繋がれている。厚板(27)が陰極片(23)の横板(26)となる。ケース(2)は、後記するように、長手方向に沿って分割されて、3つの固体電解コンデンサが製作される。

【0021】第1壁片(20)と第2壁片(21)間に、3つの

コンデンサ素子(5)(5)(5)を配備する。図4では、図示の便宜上、1つのコンデンサ素子(5)しか図示しない。各コンデンサ素子(5)の陽極リード(10)を第1壁片(20)に、銀ペースト層(60)(図16参照)を第2壁片(21)に、銀接着剤を用いて接続する。尚、陽極リード(10)を第1壁片(20)に直接溶接してもよい。また、陽極リード(10)の先端部を押しつぶして、平らに変形させ、銀接着剤が密着しやすくなる工夫も可能である。

【0022】次に、図5に示すように、第1壁片(20)と第2壁片(21)間に、上面が平らになるようにエポキシ樹脂等の絶縁性の合成樹脂(70)を充填し、1つのブロックを作成する。本例では、合成樹脂の厚みを、約3.0mmとしたが、これに限定されない。この後、合成樹脂(70)を充填したケース(2)を約150℃の硬化炉内に約30分間入れて、合成樹脂を硬化させる。

【0023】次に、図6に示すように、ケース(2)の下面を切削又は研磨加工して、連結片(24)の薄板(28)を除去し、第1壁片(20)と第2壁片(21)とを電気的に分離するとともに、第1壁片(20)と第2壁片(21)の下面を露出させる。そして、第1壁片(20)にて各コンデンサ素子(5)(5)間に、2つの切込み(55)(55)を入れて、3つの陽極片(22)(22)(22)を形成する。

【0024】第2壁片(21)に直流電圧を印加して、エージングを行う。これにより、固体電解コンデンサ(4)の漏れ電流を低減させる。第1壁片(20)には切込み(55)(5)が入っているから、各陽極片(22)に通電する。

【0025】最後にダイシングソーを用いて、切込み(55)(55)に沿ってブロックを3つに切断し、3つの固体電解コンデンサ(4)(4)(4)を得る。

【0026】上記工程にて製作された固体電解コンデンサは、コンデンサ素子(5)が0.5mm厚の陽極片(22)及び陰極片(23)に直接接するから、固体電解コンデンサ全体の幅を短くできる。また、両極片(22)(23)の下面が、直に回路基板(3)に接するから、従来のようにリードフレーム(9)をハウジング(7)に沿って曲げて設ける必要がなく、コンデンサ素子(5)から回路基板(3)までの電路を短くできる。更に、リードフレーム(9)を用いないから、コンデンサ素子(5)の陰極片(23)から回路基板(3)までの距離は、ケース(2)の厚みにまで短くなり、固体電解コンデンサ全体のESR、ESLの値を小さくできる。

【0027】固体電解コンデンサの共振周波数は周知の如く、インダクタンス成分の平方根に逆比例するが、ESLが小さいから、固体電解コンデンサの共振周波数は高くなり、高周波帯域にてデカップリング用途を満足できる。

【0028】図7、図8は、固体電解コンデンサのESLと周波数の関係を示すグラフであり、図7は、従来のものを、図8は、本例に示すものを夫々測定した結果である。ESLの単位はnH(ナノヘンリー)である。

【0029】一般に、固体電解コンデンサのESLは、インダクタンスをLとすると、 $ESL = j \times \omega \times L$ ($\omega = 2\pi \times$ 周波数)で表されるから、周波数が高くなれば、ESLの値が大きくなる。図7、図8では周波数が400KHz以上にて、ESLの値が顕著になるが、従来品のESLが3nHであるのに対し、本例に示す固体電解コンデンサのESLは、1nHであり、ESLの値を改善することができた。

【0030】(第2実施例)図9は、別の例に係わる固体電解コンデンサ(4)を一部破断した斜視図であり、図10は、図9をA-A線を含む面にて破断した側面断面図であり、図11は、図9をB-B線を含む面にて破断した平面断面図である。本例にあつては、コンデンサ素子(5)を縦に複数設けたことを特徴とする。図9、図10では、2つのコンデンサ素子(5)(5)を設けているが、2つに限定されない。固体電解コンデンサの製造方法は、前記と同様に、ケース(2)にコンデンサ素子(5)(5)を収納して、上面を合成樹脂(70)にて被覆するが、コンデンサ素子(5)(5)を縦に並べて陽極リード(10)(10)を陽極片(22)に取り付けやすいように、図12及び図13に示す如く、第1壁片(20)に切欠き(56)を設け、該切欠き(56)の端面(57)に陽極リード(10)(10)を取り付けている。

【0031】複数のコンデンサ素子(5)(5)を縦に並列接続することにより、固体電解コンデンサ(4)全体の容量を大きくできる。また、各コンデンサ素子(5)自体が、同じインダクタンス成分を有しているとする、2つのコンデンサ素子(5)(5)を並列接続することにより、固体電解コンデンサ(4)全体のインダクタンス成分は、各コンデンサ素子(5)の1/2にすることができる。

【0032】更に、複数のコンデンサ素子(5)(5)を縦に設けるから、固体電解コンデンサの底面積を変えずに、容量を大きくし、且つ低ESL、低ESRを実現できる。斯種固体電解コンデンサ(4)は、実装密度の高い回路基板(3)上に取り付けられることが多いから、固体電解コンデンサの底面積を小さく保つことは、実用上有用且つ必要である。

【0033】(第3実施例)図14は、さらに別の例に係わる固体電解コンデンサ(4)を一部破断した斜視図であり、図15は、図14をA-A線を含む面にて破断した側面断面図である。本例にあつては、第1実施例の固体電解コンデンサにおいて、陰極片(23)の横板(26)をコンデンサ素子(5)の陰極層幅に亘って延在させたことを特徴とする。

【0034】本出願人が種々実験したところ、陰極片(23)の横板(26)の先端が陽極片(22)に近づくほどESLが低減することが分かった。そして、本実施例の構成にすることにより、ESLを0.7nHまで低減することができた。また、本出願人による実験の結果、極間距離W

が2mm以下になるように陽極片(22)と陰極片(23)を配置すれば、ESLの低減の効果が顕著に現れることが分かった。即ち、陰極片(23)は、少なくともコンデンサ素子(5)の陽極リードに近接する陰極層部分と接続されていれれば良い。ここで、極間距離Wとは、コンデンサ素子(5)の陽極及び陰極の各々から各極片(22)(23)の端子部分(露出部分)までを最短で流れる電流経路間の最も離れた部分での距離である。

【0035】上記実施例の説明は、本発明を説明するためのものであって、特許請求の範囲に記載の発明を限定し、或は範囲を減縮する様に解すべきではない。又、本発明の各部構成は上記実施例に限らず、特許請求の範囲に記載の技術的範囲内で種々の変形が可能であることは勿論である。

【図面の簡単な説明】

【図1】本例に係わる固体電解コンデンサを一部破断した斜視図である。

【図2】図1の固体電解コンデンサをA-A線を含む面にて破断した側面断面図である。

【図3】図1の固体電解コンデンサをB-B線を含む面にて破断した平面断面図である。

【図4】ケースの斜視図である。

【図5】上面を合成樹脂にて被覆したケースの斜視図である。

【図6】陰極片と陽極片とを電気的に分離するとともに、切込みを設けたケースの斜視図である。

【図7】従来の固体電解コンデンサのESLと周波数の関係を示すグラフである。

【図8】本例の固体電解コンデンサのESLと周波数の関係を示すグラフである。

【図9】別の例に係わる固体電解コンデンサを一部破断した斜視図である。

【図10】図9の固体電解コンデンサをA-A線を含む面にて破断した側面断面図である。

【図11】図9の固体電解コンデンサをB-B線を含む面にて破断した平面断面図である。

【図12】別のケースの斜視図である。

【図13】図12のケースの上面を合成樹脂にて被覆した状態の斜視図である。

【図14】別の例に係わる固体電解コンデンサを一部破断した斜視図である。

【図15】図14の固体電解コンデンサをA-A線を含む面にて破断した側面断面図である。

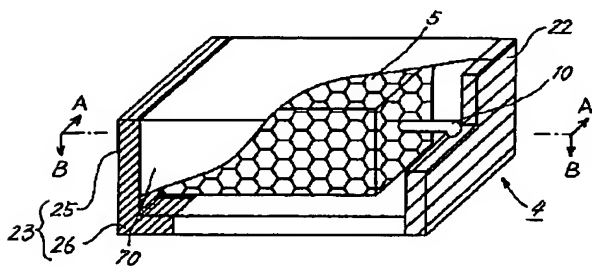
【図16】従来のチップ型固体電解コンデンサの断面図である。

【図17】固体電解コンデンサを、デカップリングコンデンサとして用いた回路のブロック図である。

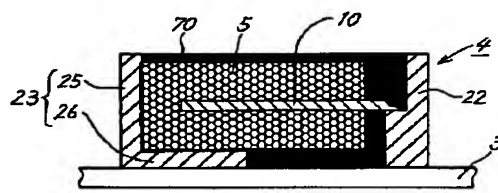
【符号の説明】

- (2) ケース
- (3) 回路基板
- (5) コンデンサ素子
- (22) 陽極片
- (23) 陰極片
- (24) 連結片
- (70) 合成樹脂

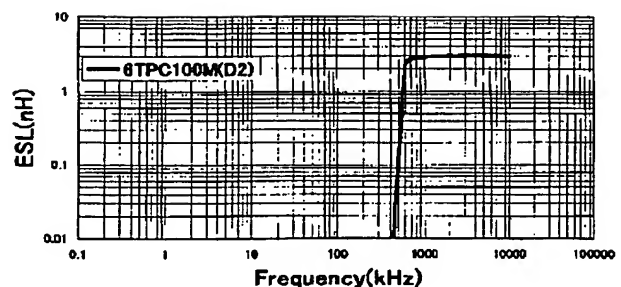
【図1】



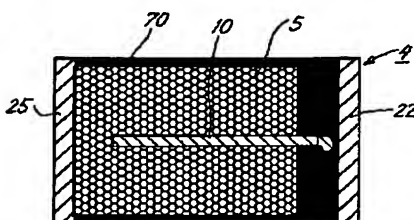
【図2】



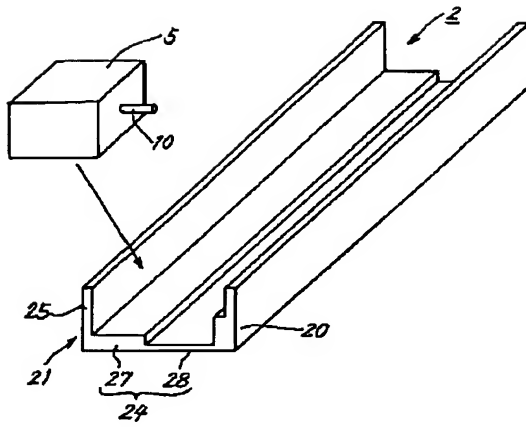
【図7】



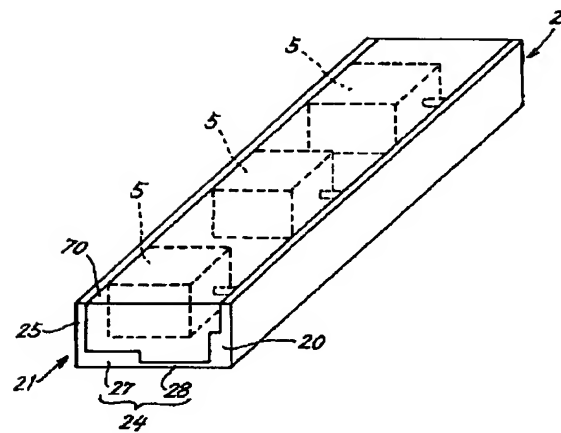
【図3】



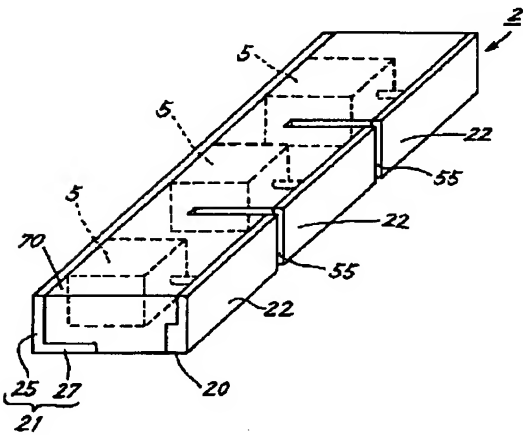
【図4】



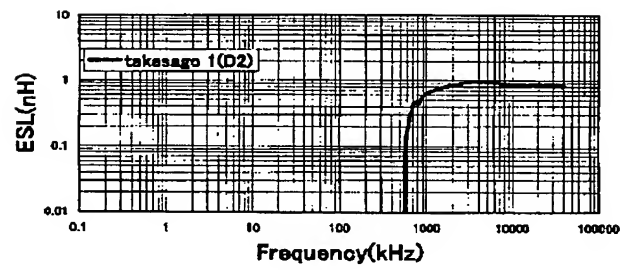
【図5】



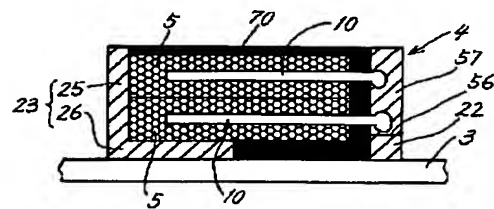
【図6】



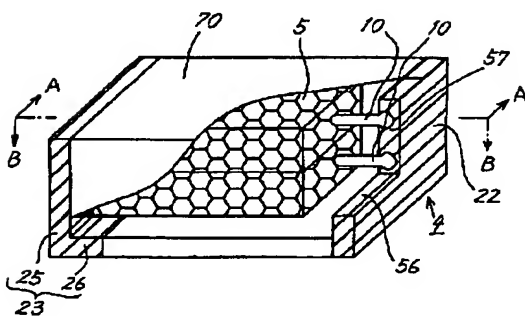
【図8】



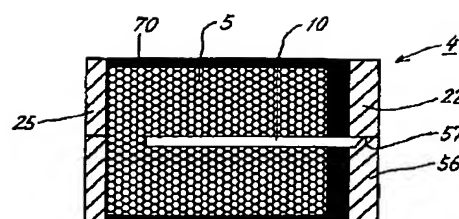
【図10】



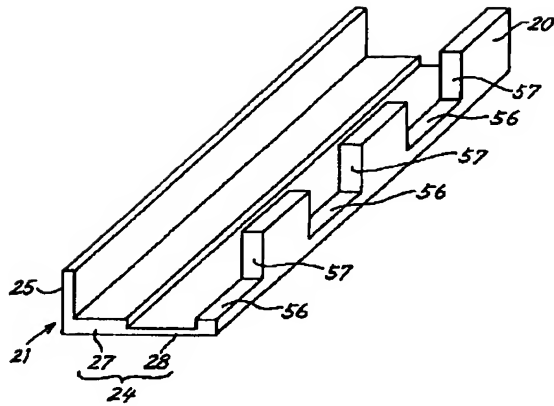
【図9】



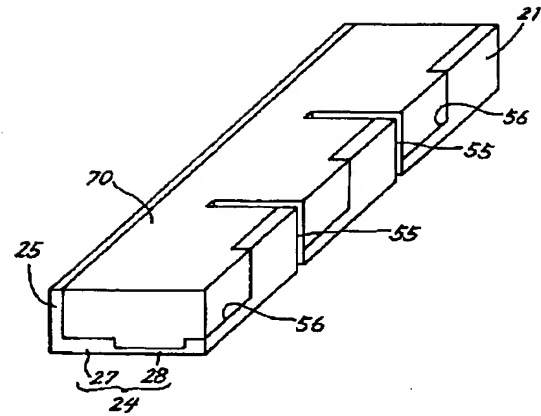
【図11】



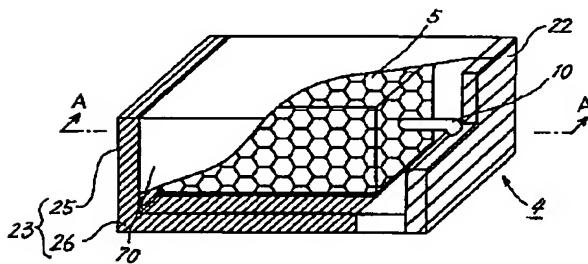
【図12】



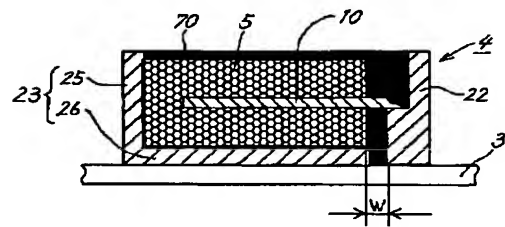
【図13】



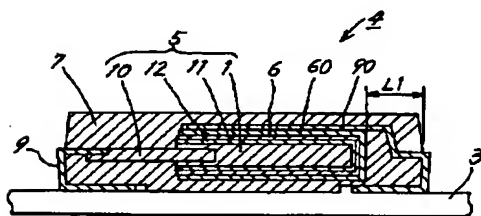
【図14】



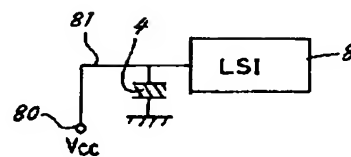
【図15】



【図16】



【図17】



フロントページの続き

(72)発明者 小島 洋一
大阪府大東市三洋町1番1号 三洋電子部
品株式会社内
(72)発明者 古澤 厚志
大阪府大東市三洋町1番1号 三洋電子部
品株式会社内

(72)発明者 岸本 泰広
大阪府大東市三洋町1番1号 三洋電子部
品株式会社内
(72)発明者 加藤 千博
大阪府大東市三洋町1番1号 三洋電子部
品株式会社内
(72)発明者 武田 安史
大阪府大東市三洋町1番1号 三洋電子部
品株式会社内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.